

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-235840

(43)公開日 平成7年(1995)9月5日

(51)Int.Cl.<sup>6</sup>

H 03 F 1/02  
3/45

識別記号

序内整理番号  
7509-5 J  
Z

F I

技術表示箇所

(21)出願番号

特願平6-26771

(22)出願日

平成6年(1994)2月24日

審査請求 未請求 請求項の数6 OL (全6頁)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 中川原 智賢

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝マルチメディア技術研究所内

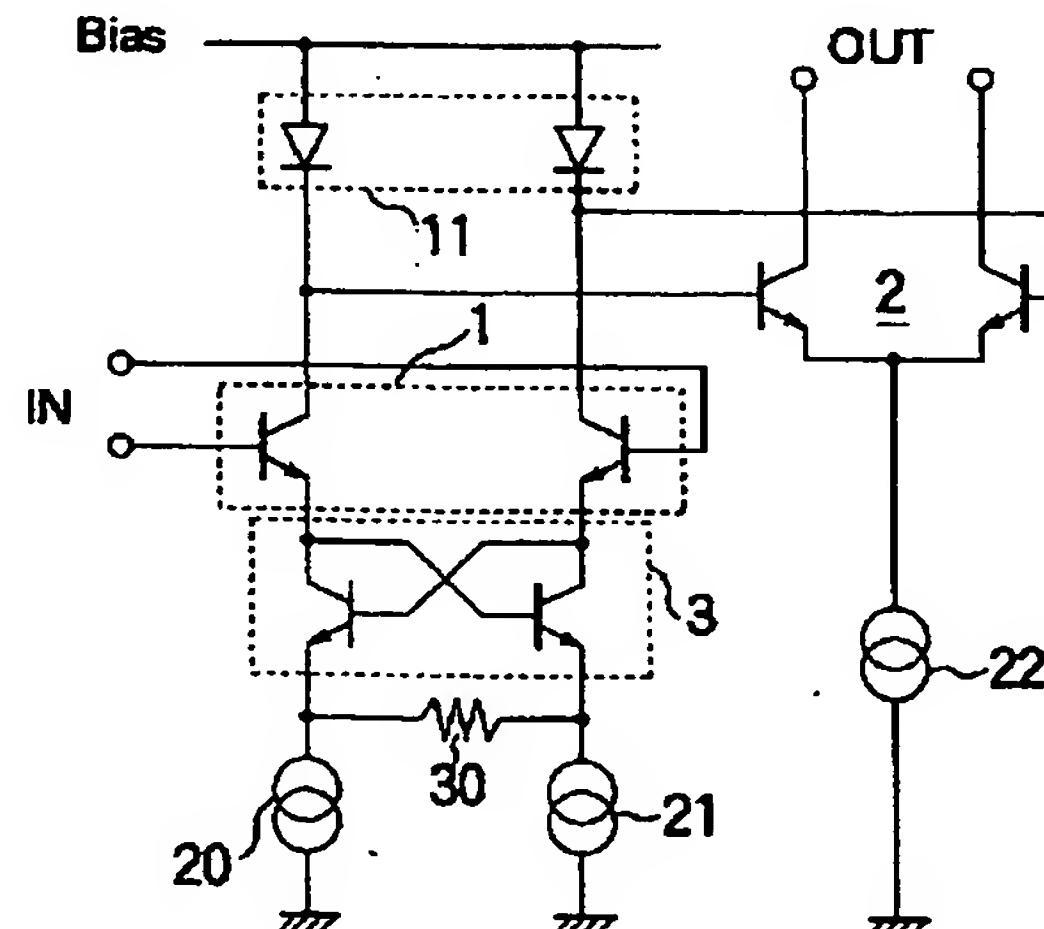
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 可変利得増幅回路

(57)【要約】

【目的】 消費電流の増加が少なく、周波数特性の劣化の少ない、線形性のよいIC化に適した可変利得増幅回路を提供する。

【構成】 ベースを入力とする第1のトランジスタ対1の各々のコレクタ電流を、第1のダイオード対11のバイアス電流とする。第1のダイオード対11の電圧差をベース入力とする第2のトランジスタ対2の共通エミッタに電流源22を接続する。第1のトランジスタ対1のエミッタにコレクタ電流路をそれぞれ接続し、ベースを互いのコレクタ電流路に接続した第3のトランジスタ対3のエミッタ間を抵抗30で接続するとともに、それぞれのエミッタに電流源20, 21を接続し、バイアス電流を供給する。第2のトランジスタ対2のコレクタから出力を得る。



## 【特許請求の範囲】

【請求項1】 ベースを入力とする第1のトランジスタ対と、

前記第1のトランジスタ対の各々のコレクタ電流をバイアス電流とするPN接合対と、

前記PN接合対の電圧差をベース入力とする共通エミッタに電流手段を有した第2のトランジスタ対と、

前記第1のトランジスタ対のエミッタにコレクタ電流路をそれぞれ接続し、ベースを互いのコレクタ電流路に接続し、エミッタ間をインピーダンス手段で接続するとともに、エミッタにバイアス電流を供給する電流供給手段を有した第3のトランジスタ対とを備え、

前記第2のトランジスタ対のコレクタから出力を得ることを特徴とする可変利得增幅回路。

【請求項2】 第3のトランジスタ対は、ベースが互いのコレクタ電流路に直流レベルシフト手段またはインピーダンス手段を介して接続されたことを特徴とする請求項1記載の可変利得增幅回路。

【請求項3】 ベースを互いのコレクタ電流路に接続し、エミッタにバイアス電流を供給する電流供給手段を有した第1のトランジスタ対と、

前記第1のトランジスタ対の各々のコレクタ電流をバイアス電流とするPN接合対と、

前記PN接合対の電圧差をベース入力とする共通エミッタに電流源を有した第2のトランジスタ対と、

前記第1のトランジスタ対のエミッタ間にインピーダンス手段と直列接続した入力電圧手段とを備え、

前記第2のトランジスタ対のコレクタから出力を得ることを特徴とする可変利得增幅回路。

【請求項4】 入力電圧手段は、ベースを入力とする第3のトランジスタ対と、第3のトランジスタ対のエミッタに各々のコレクタ電流路が接続され、ベースが互いのコレクタ電流路に接続され、エミッタにバイアス電流を

$$G = I_2 / (R_e / 2 + r_e) I_1$$

となる。ここで、 $r_e$ は第1のトランジスタ対1のエミッタ微分抵抗であり、ボルツマン定数をk、電子の電荷

$$r_e = q I_1 / k T$$

である。ここで、電流値 $I_1$ が抵抗値 $R_e$ を大きくすると $r_e$ は無視でき、式(1)は式(3)のようになる。

$$G = (2 / R_e) I_2 / I_1$$

従って、式(3)から電流値 $I_1$ と $I_2$ の比を変化させることにより、利得Gを任意に変えることができ、しかも非線形要素であるエミッタ微分抵抗 $r_e$ がないので、入出力の線形性がよいことがわかる。

【0005】しかしながら、 $r_e$ の影響を無視するため電流値 $I_1$ を大きくすると消費電流の増大となりIC化した場合問題となる。また、抵抗値 $R_e$ を大きくすると利得Gが低下するので、利得Gの低下を防ぐために電流値 $I_2$ を大きくしなければならず、やはり消費電流の増大となりIC化した場合問題となる。従って、実際に

供給する電流供給手段を有した第4のトランジスタ対から成り、第4のトランジスタ対のエミッタを電圧出力としたことを特徴とする請求項3記載の可変利得增幅回路。

【請求項5】 第1または第4のトランジスタ対は、ベースが互いのコレクタ電流路に直流レベルシフト手段またはインピーダンス手段を介して接続されたことを特徴とする請求項4記載の可変利得增幅回路。

【請求項6】 PN接合対のバイアス電流、または第3のトランジスタ対のコレクタ電流を合成する電流合成手段を有したことを特徴とする請求項3または4記載の可変利得增幅回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、信号振幅レベルを調整するための增幅等に用いられる可変利得増幅回路に関する。

## 【0002】

【従来の技術】従来より可変利得増幅回路としては、図8に示す、所謂ギルバートのゲインセル回路が知られている。図8はベースを入力とし、各々のエミッタに電流源20, 21を有するとともに、エミッタ間を抵抗30により接続した第1のトランジスタ対1と、そのコレクタ電流をバイアス電流とするアノードがバイアス電圧源に接続された第1のダイオード対11と、第1のダイオード対11のそれぞれのカソード電圧をベース入力とし、共通エミッタに電流源22を持つ第2のトランジスタ対2から構成され、そのコレクタから電流出力を得ることができる。

【0003】このような構成によれば、その入出力間の利得Gは抵抗30の抵抗値を $R_e$ 、電流源20, 21と22の電流値をそれぞれ $I_1$ ,  $I_2$ とすると、

… (1)

量を $q$ 、絶対温度を $T$ とすると、

… (2)

## 【0004】

… (3)

は $r_e$ の影響は無視できず、入出力信号の線形性をよくできなかった。

【0006】そこで、このような問題を改善するものとして図9に示す回路が知られている。図9は図8の回路の第1のトランジスタ対1のトランジスタのベースとオペアンプ40, 41の出力端を各々接続し、オペアンプ40, 41の反転入力端をエミッタと各々接続し、入力信号をオペアンプ40, 41の非反転入力端に与えるようにしたものである。

【0007】このように接続することでフィードバック

ループが構成され、トランジスタ対1の各々のトランジスタのエミッタ微分抵抗 $r_e$ はオペアンプ40, 41の利得の逆数倍となる。

【0008】従って、オペアンプ40, 41の利得が充分高いとすると $r_e$ の影響は無視でき、電流値 $I_1$ と抵抗値 $R_e$ は入力信号の振幅に見合った入力ダイナミックレンジが得られるようすればよい。これにより、電流値 $I_1$ と抵抗値 $R_e$ は小さくすることができ、消費電流は抑えられるので、IC化に際し消費電流の問題はなくなる。

【0009】しかしながら、一般にオペアンプは周波数特性が悪いので、図9の回路では比較的高い周波数の信号を扱うことができず、応用範囲が限られてしまうという問題があった。

【0010】

【発明が解決しようとする課題】以上述べたように従来の可変利得增幅回路では、入出力の線形性が悪く、これを改善しようとすると消費電流が増大したり、周波数特性が悪化するという問題があった。

【0011】この発明は消費電流の増加が少なく、周波数特性の劣化の少ない、線形性のよいIC化に適した可変利得增幅回路を提供することにある。

【0012】

【課題を解決するための手段】この発明は、ベースを入力とする第1のトランジスタ対と、第1のトランジスタ対の各々のコレクタ電流をバイアス電流とするPN接合対と、PN接合対の電圧差をベース入力とする共通エミッタに電流源を有した第2のトランジスタ対と、第1のトランジスタ対のエミッタに各々のコレクタ電流路が接続され、ベースが互いのコレクタ電流路に直接あるいは直流レベルシフトまたはインピーダンス手段を介して接続され、エミッタ間に抵抗で接続されるとともにエミッタにバイアス電流を供給する電流供給手段を有した第3

$$G = I_2 / (R_e / 2 + r_e - r_e) I_1 \\ = (2 / R_e) I_2 / I_1$$

となり、非線形要素であるエミッタ微分抵抗 $r_e$ の影響がないので、優れた線形性を得ることができる。

【0016】図10には、同じ条件で図8と図1の直流伝送特性をシミュレーションした結果を示し、図11には、図10の電流出力を入力で微分した、相互コンダクタンスを示す。図11から判るように、従来のに比べ、この実施例の相互コンダクタンスは非常に平坦であり、線形性が優れている。

【0017】図2は、図1に示した実施例を変形したこの発明の他の実施例を説明するための回路図である。図1との違いは、ダイオード対11をベースがバイアス電圧源に接続された第4のトランジスタ対4に変更した点と、第3のトランジスタ対3の互いのベースとコレクタを直流レベルシフト手段50, 51を介して接続した点にある。

のトランジスタ対から成り、第2のトランジスタ対のコレクタから出力を得るようにしたものである。また、ベースが互いのコレクタ電流路に直接あるいは直流レベルシフトまたはインピーダンス手段を介して接続され、エミッタにバイアス電流を供給する電流供給手段を有した第5のトランジスタ対と、第5のトランジスタ対の各々のコレクタ電流をバイアス電流とするPN接合対と、PN接合対の電圧差をベース入力とする共通エミッタに電流源を有した第6のトランジスタ対から成り、第5のトランジスタ対のエミッタ間に抵抗と直列に入力手段を接続し、第6のトランジスタ対のコレクタから出力を得るようにしたものである。

【0013】

【作用】このように構成した可変利得増幅回路では、バイアス電流の大小に関わらずエミッタ微分抵抗の影響をなくすことができるので、消費電流の増大も少なくて線形性を改善でき、オペアンプを用いる必要がないことから、周波数特性の劣化も少なく比較的高い周波数も扱うことができる。さらに、低電圧動作が可能となる。

【0014】

【実施例】以下、この発明の実施例について図面を参照して詳細に説明する。図1はこの発明の一実施例を説明するための回路図である。図8との違いは、第1のトランジスタ対1の各々のエミッタと、抵抗30と電流源20, 21の接続点との間に、互いのベースとコレクタを接続した第3のトランジスタ対3を挿入した点にある。

【0015】このように構成した回路では、第1とトランジスタ対1のエミッタ微分抵抗 $r_e$ は、互いのベースとコレクタを接続した第3のトランジスタ対3からなる負性インピーダンス回路で発生させた負のエミッタ微分抵抗、即ち $-r_e$ によりキャンセルされるので、入出力間の利得 $G$ は、

... (4)

【0018】図1では、第3のトランジスタ対3のトランジスタが飽和するところで入力レベルが制限される。従ってトランジスタのベース・エミッタ電圧 $V_{be}$ を0.7V、飽和電圧 $V_{cesat}$ を0.2Vとすると、最大入力レベルは $2(V_{be} - V_{cesat}) = 1.0\text{V}_{pp}$ となり、これ以上の信号は扱えない。

【0019】これに対してこの実施例によれば、直流レベルシフト手段50, 51により、第3のトランジスタ対3のトランジスタが飽和する最大入力レベルを大きくすることができる。例えば、直流レベルシフト手段50, 51により直流レベルを0.7Vシフトさせると、最大入力レベルは $2(V_{be} + 0.7 - V_{cesat}) = 2.4\text{V}_{pp}$ まで広がる。また、直流レベルシフト手段50, 51をインピーダンス手段にすると、入力信号源のインピーダンスによる周波数特性を補正することができ、広

帯域に渡って良好な周波数特性を得ることができる。

【0020】図3はこの発明の第2の他の実施例を説明するための基本的な概念構成を示している。図3は、ベースを互いのコレクタ電流路に接続し、エミッタには電流源23, 24がそれぞれ接続され、エミッタ間に電力電圧手段71と抵抗31が直列に接続された第5のトランジスタ対5と、第5のトランジスタ対5のコレクタとバイアス電圧源間に第2のダイオード対12を接続し、第2のダイオード対12のカソードをベースにそれぞれ接続した共通エミッタに電流源25を持つ第6のトランジスタ対6から構成されている。

【0021】このような構成によれば、第5のトランジスタ対5のエミッタのインピーダンスはほぼ零であるのでエミッタ電圧は常に一定であり、入力電圧手段60から入力された信号は抵抗31によって線形性よく電流変換される。この電流が第2のダイオード対12のバイアス電流になるので、第6のトランジスタ対6のコレクタから線形性のよい出力電流が得られる。

【0022】この実施例では、図1や図2で得られた利点に加え、電源Vccと基準電位との間に縦に積み重なる素子が少ないことから、低電圧での駆動が可能である利点がある。

【0023】図4はこの発明の第3の他の実施例を説明するための回路図である。この実施例は図3の実施例の変形したもので、図3の第2のダイオード対12をベースがバイアスされた第7のトランジスタ対7に、また第5のトランジスタ対5の互いのベースとコレクタをそれぞれ直流レベルシフト手段50, 51を介して接続している。

【0024】このように構成することで、図2の実施例と同様に第5のトランジスタ対5の飽和に対して改善できる。また、直流レベルシフト手段50, 51をインピーダンス手段としてすることで、周波数特性も改善できる。

【0025】図5は、入力電圧手段71の具体的回路を含む、図3の完全な回路構成例である。図5は入力電圧手段71が、ベースを入力とする第8のトランジスタ対8と、第8のトランジスタ対8のエミッタに互いのベースをコレクタと各々接続したエミッタに電流源26, 27をそれぞれ持つ第9のトランジスタ対9から構成されており、抵抗31の代わりに第9のトランジスタ対9と第5のトランジスタ対5のエミッタ間にそれぞれ抵抗31a, 31bで接続している。

【0026】図5の構成によれば、入力電圧手段71もやはり電源Vccと基準電圧間に縦に積み重なる素子が少ないので、低電圧動作が容易に実現できる。

【0027】図6は、図5の変形例である。

【0028】図5との違いは、第2のダイオード対12を、ベースをバイアスした第7のトランジスタ対7にした点だけであるが、第7のトランジスタ対7の2つのコレクタ端と第8のトランジスタ対8の2つのコレクタ端

をそれぞれ接続し、端子80, 81とすることで、図5の回路は等価的に図7に示すように全体として1つの差動トランジスタ対として働く。

【0029】図7は、電流源28, 29をエミッタにそれぞれ接続した入力信号の平均直流電圧を入力とする第1の等価トランジスタQ71とバイアス電圧を入力とする第2の等価トランジスタQ70と、エミッタ間に接続された抵抗32からなり、コレクタ端80, 81から出力電流が得られるようになっている。

【0030】この場合、抵抗32の等価抵抗値は抵抗31a, 31bの抵抗値の並列値であり、電流源28, 29の電流値はそれぞれ電流源26, 27の電流値の和と電流源23, 24の電流値の和となる。従って、図7の等価回路から分かるように図6の回路構成1つで2つの信号処理が可能となる。

【0031】このことは、第2のダイオード対12のバイアス手段として、例えばベース接地回路のエミッタ電圧を利用することで、ベース接地回路のコレクタ端から第2のダイオード対12の2つのバイアス電流の合成電流出力が得られるので、図5に対しても可能である。しかし、この場合、ベース接地回路に必要な電圧分だけ図6より高い電圧が必要である。

【0032】また、これから判るように、図5、図6の入力信号の平均電流電圧とバイアス電圧を正確に管理しないと、第2のダイオード対12のバイアス電流が変化するので、利得も変化してしまう問題を生じる。これに對しては、図5の場合、バイアス電圧をバイアス電流とし、この電流値を一定に保つことで対処できる。図6の場合は、コレクタ端81の出力電流が一定になるようにバイアス電圧または入力信号の平均電流電圧を制御すればよい。

【0033】以上、この発明の実施例を述べてきたが、これらに限定されるわけではなく、種々の応用が可能である。例えば、実施例の中で説明したようにダイオードはトランジスタに置き換えてよく、要するにPN接合であればよい。また実施例は全て周波数特性のよいNPNトランジスタのみで構成しているが、周波数特性にこだわらなければ、適当にPNPトランジスタに変更してもよい。またエミッタに接続した抵抗と電流源は所謂π型接続だけに限定されるわけではなく、例えばT型接続にしてもよく、抵抗にかぎらず容量と電圧を組合せたインピーダンス手段でもよく、さらに言えば必ずしも抵抗や電流源は全て必要なわけではなく必要に応じて削除してもよい。

【0034】要するに負性インピーダンス回路でエミッタ微分抵抗をキャンセルすることで線形動作を可能にし、PN接合対と差動トランジスタ対による圧縮伸長を利用した可変利得増幅回路は全てこの発明の対象となる。

【発明の効果】以上説明したように、この発明によれば、消費電流の増加が少なくて直線性がよく、周波数特性の劣化も少なく、また低電圧動作が可能であり、更には1つの回路で2つの信号処理が可能であり、IC化に適した可変利得増幅回路を得ることができる。

【図面の簡単な説明】

【図1】この発明の可変利得増幅回路の一実施例を説明するための回路図。

【図2】この発明の他の実施例を説明するための回路図。

【図3】この発明の第2の他の実施例を説明するための基本的な概念構成図。

【図4】この発明の第3の他の実施例を説明するための回路図。

【図5】図3のより具体的な回路例を説明するための回路図。

【図6】図5を変形した図3のより具体的な回路例を説明するための回路図。

【図7】図6の等価回路図。

【図8】従来の可変利得増幅回路を説明するための回路図。

【図9】別の従来の可変利得増幅回路を説明するための回路図。

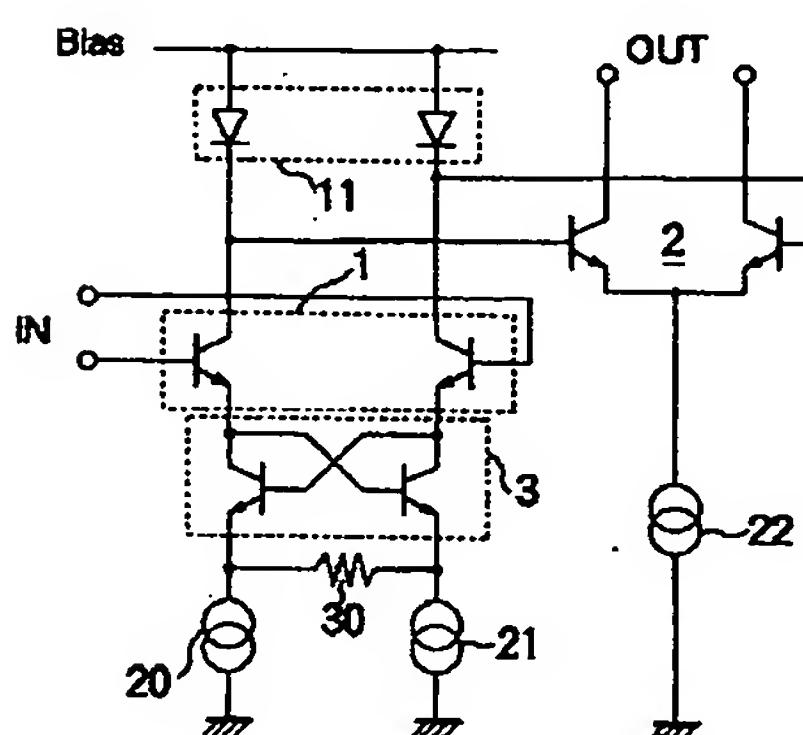
【図10】従来とこの発明の直流伝送特性を示す入出力特性図。

10 【図11】図10の電流出力を入力で微分した相互コンダクタンスを示す特性図。

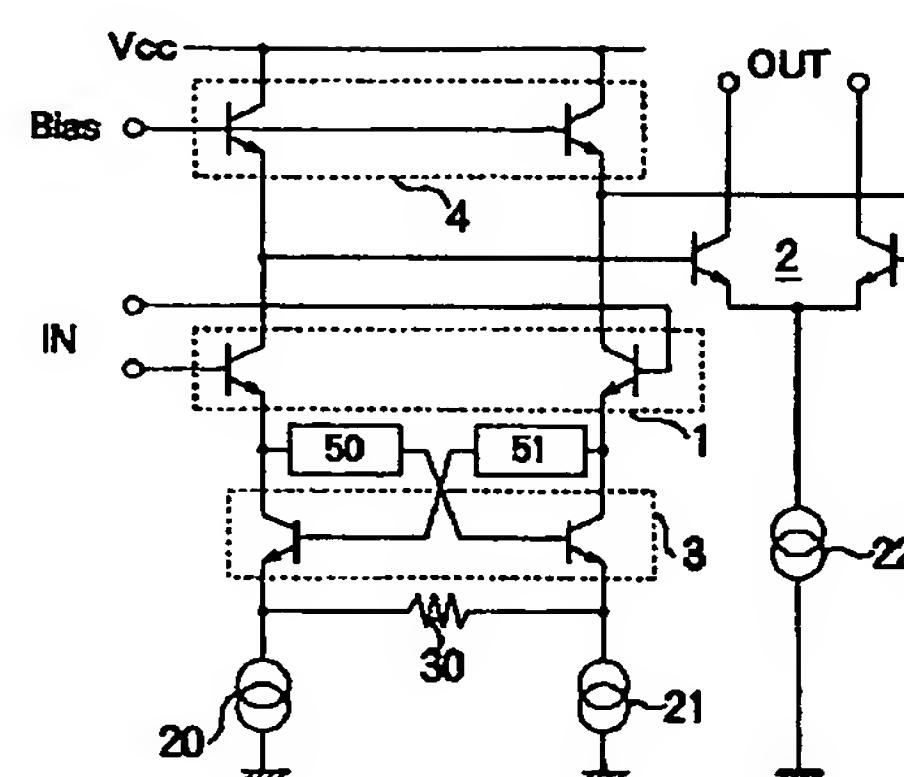
【符号の説明】

1～9…トランジスタ対、11, 12…第1のダイオード対、20～27…電流源、30, 31, 31a, 31b…抵抗、50, 51…直流レベルシフト手段、71…入力電圧手段

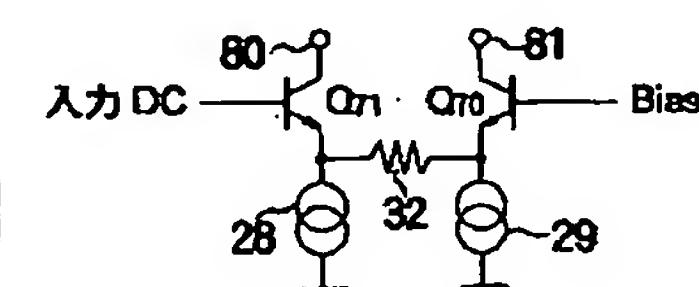
【図1】



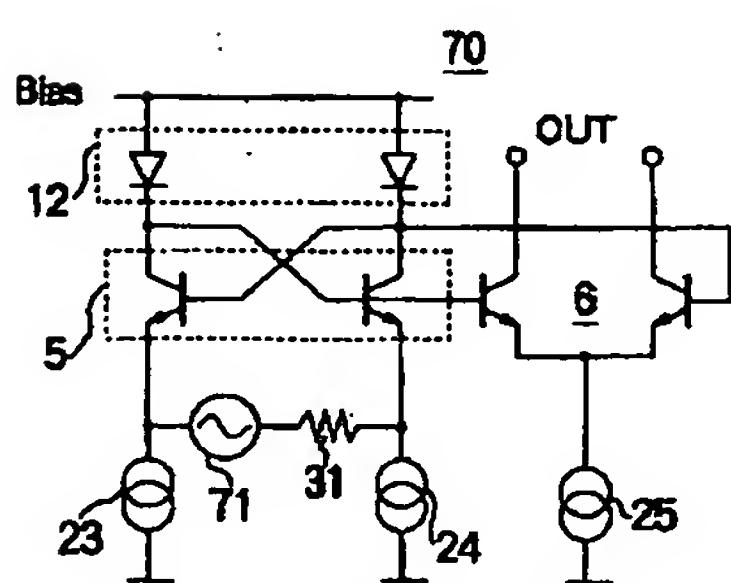
【図2】



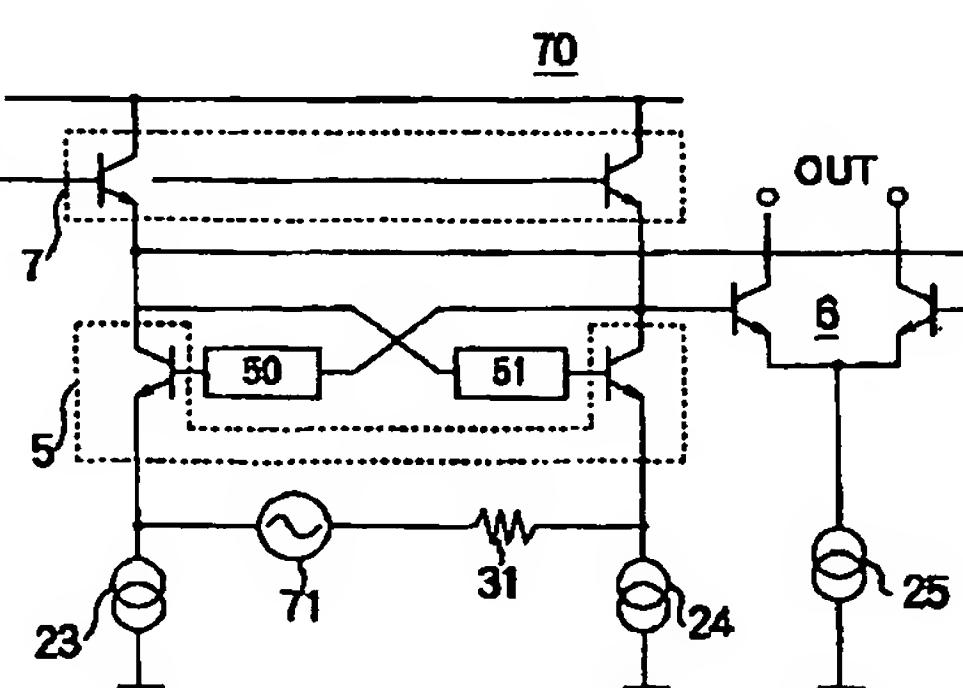
【図7】



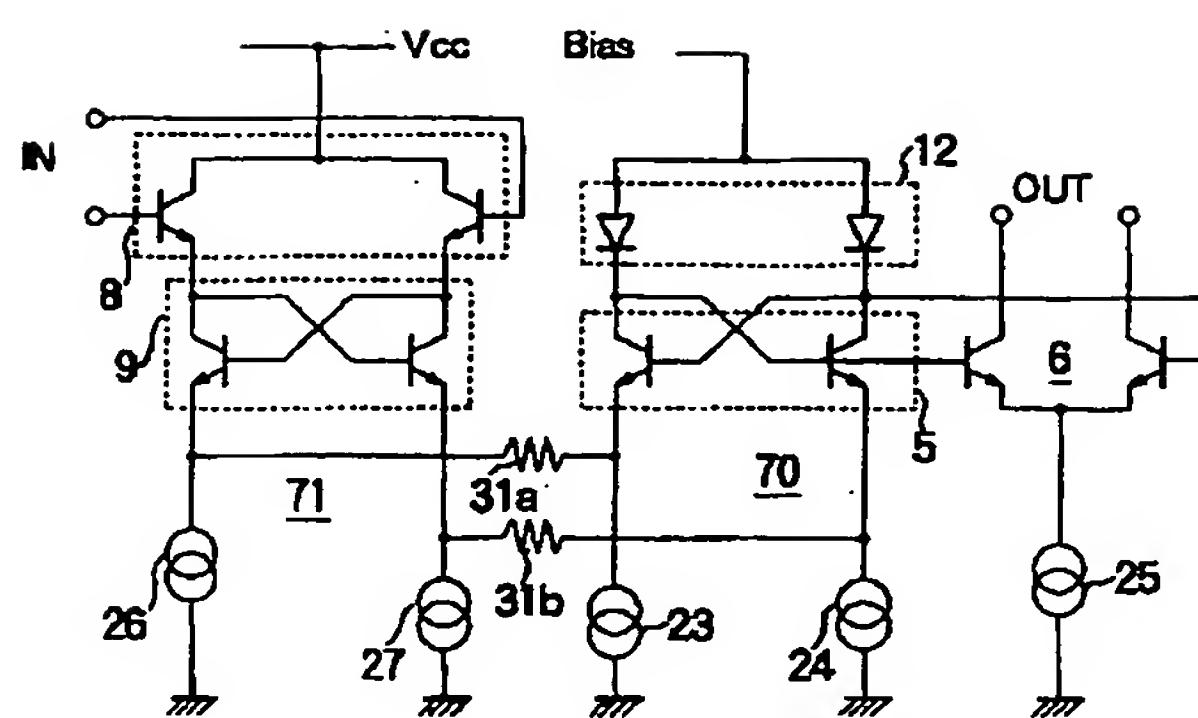
【図3】



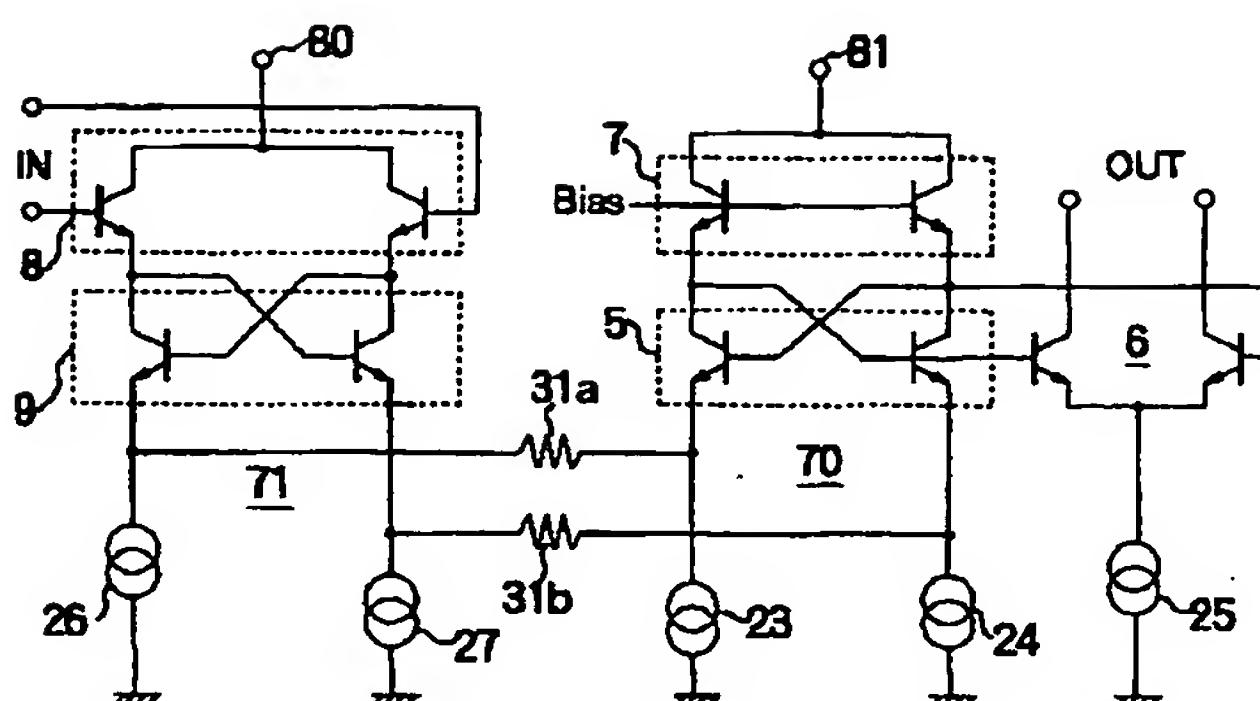
【図4】



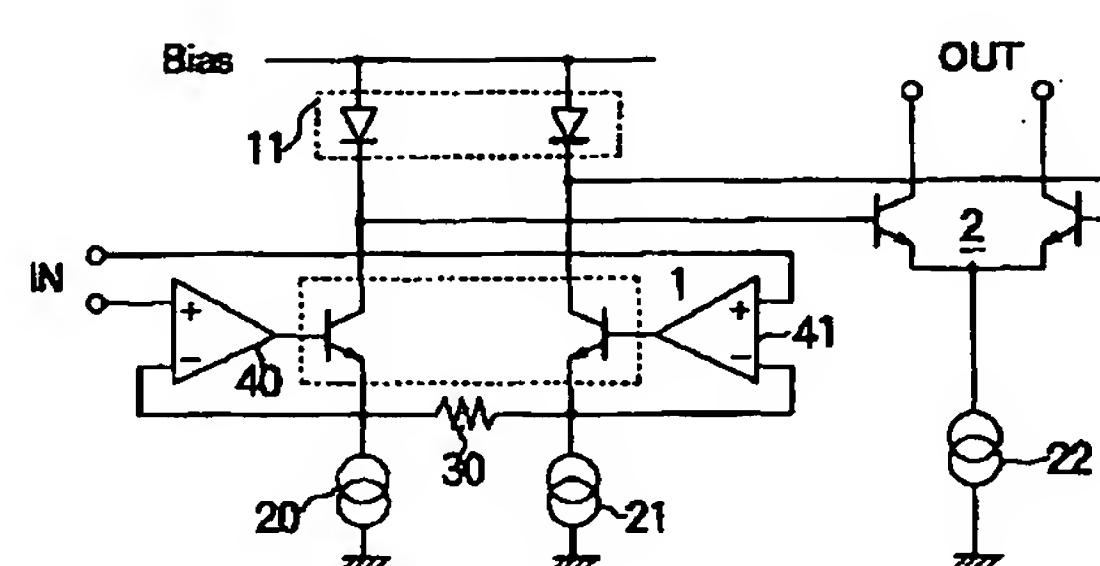
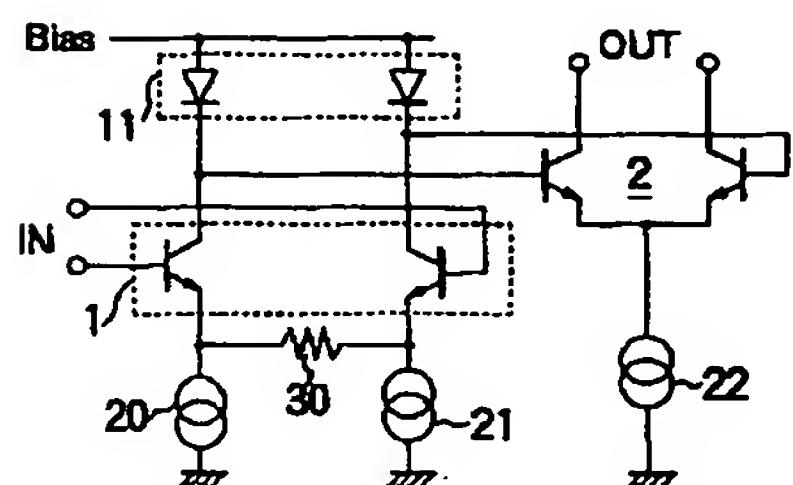
【図5】



【図6】



【図8】



【図10】

